UNIVERSIDADE FEDERAL DO RIO GRANDE DO NORTE
PRÓ-REITORIA DE GRADUAÇÃO
DIRETORIA DE DESENVOLVIMENTO PEDAGÓGICO
DIVISÃO DE ACOMPANHAMENTO DOS CURSOS (11.03.05.03)

PLANO DE CURSO ADAPTADO

CENTRO / DEPARTAMENTO / UNIDADE DE VINCULAÇÃO: **ESCOLA AGRÍCOLA DE JUNDIAÍ**
CÓDIGO E NOME DO COMPONENTE CURRICULAR: **TAD0123 – SISTEMAS DIGITAIS**
MODALIDADE DE OFERTA: **REMOTA**
SEMESTRE DE OFERTA: **2021.1**
TIPO DO COMPONENTE CURRICULAR: **DISCIPLINA**
CARGA HORÁRIA TOTA: **45 hs**
VAGAS: **40**

EMENTA / DESCRIÇÃO

Funções e Portas lógicas; Formas de Representação de Circuitos (Tabelas verdade, Expressões Booleanas e Circuitos); Simplificação de Circuitos (Álgebra de Boole e Mapas de Karnaugh); Projeto de Circuitos Lógicos Combinacionais; Circuitos Codificadores/Decodificadores; Circuitos Aritméticos; Multiplexadores/Demultiplexadores; Circuitos Lógicos Sequenciais; Flip-Flops RS, JK, D e T; Registradores Simples e de Deslocamento; Contadores; Ambiente de Software EDA; Linguagem de Descrição de Hardware; Projetos e Simulação de Circuitos Combinacionais e Sequenciais utilizando HDL.

METODOLOGIA

A metodologia de ensino será baseada em aulas expositivas síncronas a partir da ferramenta Google Meet, com o apoio do Google Jamboard, no horário pré-definido para a disciplina (6T345). As aulas serão gravadas e disponibilizadas de maneira assíncrona no Google Classroom. Para a realização de atividades práticas no formato remoto serão utilizados os simuladores Circuits Cloud (portas lógicas), TinkerCad (circuitos integrados), Quartus II e Intel ModelSim (VHDL para FPGA). Para o melhor aproveitamento da disciplina, é importante que o aluno possua um computador com acesso à Internet. As dúvidas poderão ser tiradas tanto de maneira assíncrona pelo Google Classroom como de maneira síncrona durante as aulas. Materiais e projetos auxiliares serão disponibilizados no modo assíncrono para complementação de carga horária.

PROCEDIMENTOS DE AVALIAÇÃO DA APRENDIZAGEM

Será realizada uma avaliação contínua, a partir de tarefas como resolução de exercícios, simulação e criação de vídeo de explicação envolvendo 70% da nota de cada unidade. Os 30% restantes serão destinados para uma avaliação a ser disponibilizada no sistema Multiprova da Escola de Ciências e Tecnologia (ECT/UFRN). A assiduidade será registrada a partir da conclusão das tarefas por parte dos alunos.

CRONOGRAMA DE AULAS

Data Inicial	Data final	Descrição
11/06	11/06	Apresentação da disciplina (ementa, horário, metodologia, forma de avaliação, bibliografia, simuladores); Circuitos Lógicos: introdução; níveis lógicos; portas lógicas (NOT, AND, OR, NAND, NOR, XOR e XNOR); expressões lógicas a partir de circuitos; circuitos a partir de expressões; tabelas verdade a partir de expressões e expressões a partir de tabelas verdade.
18/06	18/06	Universalidade das portas NAND e NOR; Introdução a FPGA e VHDL: Hardwares reconfiguráveis; FPGA Cyclone II DE2 da Altera; Software Quartus II; Níveis de abstração comportamental e estrutural; Introdução a VHDL; Criação de projetos no Quartus II usando VHDL e Diagrama de Blocos.
25/06	25/06	Simplificação de circuitos através da Álgebra de Boole.
02/07	02/07	Avaliação da 1ª unidade

09/07	09/07	Simplificação de circuitos com Mapas de Karnaugh
16/07	16/07	Projeto de Circuitos Lógicos Combinacionais – Último dia de trancamento
23/07	23/07	Códigos
30/07	30/07	Circuitos Codificadores/Decodificadores
06/08	06/08	Avaliação da 2ª unidade
13/08	13/08	Circuito Decodificador BCD para Display de 7 segmentos e Circuitos gerador e testador de paridade
20/08	20/08	Circuitos Aritméticos
27/08	27/08	MUX e DEMUX
03/09	03/09	Circuitos Lógicos Sequenciais
10/09	10/09	Contadores e Registradores
17/09	17/09	Avaliação da 3ª unidade
24/09	24/09	Avaliação final

- Apesar de não estar escrito na ementa/descrição, na medida em que o conteúdo de Eletrônica Digital vai se desenvolvendo, os circuitos vão sendo implementados em VHDL e simulados. Classes de objetos, principais tipos definidos, vetores, operadores, estruturas condicionais, região de código sequencial, sinal e variável, e estruturas de repetição são abordados no decorrer da disciplina.

AVALIAÇÕES

Conforme já descrito nos Procedimentos de Avaliação da Aprendizagem, 70% da nota de cada unidade será distribuída a partir de tarefas ao longo da unidade (avaliação contínua) e 30% a partir de uma prova a ser disponibilizada no sistema Multiprova. A seguir, estão especificadas as datas destas avaliações.

Data	Hora	Descrição
02/07	Das 00:00hs às 23:59hs	Avaliação da 1ª unidade
06/08	Das 00:00hs às 23:59hs	Avaliação da 2ª unidade
17/09	Das 00:00hs às 23:59hs	Avaliação da 3ª unidade
24/09	Das 00:00hs às 23:59hs	Avaliação final

REFERÊNCIAS

BIBLIOGRAFIA BÁSICA:

BONALDO, S. A. Técnicas Digitais. Escola Técnica Aberta do Brasil (e-TEC), 2009.

BIBLIOGRAFIA COMPLEMENTAR:

CARVALHO JUNIOR, R. Projetos de Eletrônica. Escola Técnica Aberta do Brasil (e-TEC) e PRONATEC, 2013.
FUENTES, R. C. Eletrônica. Escola Técnica Aberta do Brasil (e-TEC), 2009.